5"生产线IC技术工艺表

工艺名称		外延	隔离	电 参 数				一般 规则		特性	状况
		厚度	隔离	NPN		PNP		ISO-Base	LPNP_Wb		
		(um)	方式	HFE	VCEO(V)	HFE	VCEO(V)	(um)	(um)		
通用工艺	5V	3~5	对通	100~250	>8	>20	>8	6	4	电容：	量产
	15V	6	对通	100~250	>20	>20	>20	10	6	SiO2,Si3N4	量产
	20V	8	对通	100~250	>30	>20	>30	16	8		量产
	30V	10_12	对通	100~250	>40	>20	>40	18	10	电阻：	量产
	45V	15	对通	100~250	>50	>20	>50	22	12	200Ω~5KΩ/□	量产
	60V	17	对通	100~250	>70	>20	>70	30	14	深结，高电压	量产
	18V碗结工艺	6~8	对通	100~250	>18	>100	>20	14	11	V-PNP	量产
	硼桥工艺	8~10	对通	100~250	>18	>50	>18	15	14	PNP高HFE	量产
	30V单隔离	10~11	单通	100~250	>40	>20	>40	17	10		量产
	高频双极IC	2~4	单通	100~250	>15	>20	>15	4	4		开发中
	高压大功率	15	对通	100~250	>50	>20	>50	28	14		开发中
LOCOS	5V	2	单通	80~200	>8	>20	>8	4	3	介质隔离,自对准,	开发中
	12V	4	单通	80~200	>15	>20	>15	10	5	薄外延,多硅晶发射区	开发中
	5V多晶电阻	3~5	单通	80~200	>8	>20	>8	4	3	工艺,fT:1~2GH	开发中
双布	Via 4*4										开发中
	Via 2*4										开发中